

Thyristor with reduced minority carrier lifetime and method of producing the same

Patent Number: ☐ EP0797257, A3
 Publication date: 1997-09-24
 Inventor(s): HONDA KENICHI (JP); AKIYAMA HAJIME (JP); MORITA YOUSUKE (JP); OHSHIMA TAKESHI (JP); YOSHIKAWA MASAHITO (JP)
 Applicant(s): JAPAN ATOMIC ENERGY RES INST (JP); MITSUBISHI ELECTRIC CORP (JP)
 Requested Patent: ☐ JP9260640
 Application Number: EP19970104524 19970317
 Priority Number(s): JP19960061364 19960318
 IPC Classification: H01L29/744; H01L29/32; H01L29/10
 EC Classification: H01L29/74, H01L29/10C2, H01L29/32
 Equivalents: JP3394383B2, ☐ US6163040
 Cited Documents: DE3117202; DE4223914; WO9217907; EP0297325

Abstract

A method for manufacturing a thyristor (100) and a thyristor (100) are provided in which the lifetime of minority carriers is controlled to improve the trade-off relationship between an ON-state voltage and a turn-off time and attain a high frequency and a low loss. Shielding members (110, 120) formed of metal plates are provided respectively in spaces above a plane on which a cathode

electrode (106) is provided and a plane on which an anode electrode (105) is provided.



Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-260640

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	29/744		H 0 1 L 29/74	C
	21/322		21/322	K
	29/74		29/74	F
	21/332			3 0 1

審査請求 未請求 請求項の数16 O L (全 16 頁)

(21) 出願番号 特願平8-61364

(22) 出願日 平成8年(1996)3月18日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 000004097

日本原子力研究所

東京都千代田区内幸町2丁目2番2号

(72) 発明者 秋山 肇

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 本田 憲一

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 弁理士 吉田 茂明 (外2名)

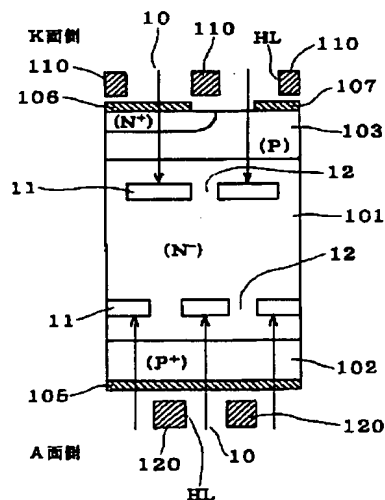
最終頁に続く

(54) 【発明の名称】 サイリスタの製造方法およびサイリスタ

(57) 【要約】

【課題】 少数キャリアのライフタイムを制御することで、オン電圧とターンオフ時間のトレードオフ関係を改善して、高周波化、低損失化を達成したサイリスタの製造方法およびサイリスタを提供する。

【解決手段】 カソード電極106が設けられた面および、アノード電極105が設けられた面の上部空間には、それぞれ金属板で形成された遮蔽体110および120が配設されている。



HL : 開口部
11 : イオン注入領域
12 : 非注入領域
10 : 高エネルギー重イオンビーム
110, 120 : 遮蔽体

【特許請求の範囲】

【請求項1】 第1導電型の第1半導体層、第2導電型の第2半導体層、第1導電型の第3半導体層が順に積層され、該第3半導体層の表面内に、選択的に形成された第2導電型の第4半導体層を有し、前記第3半導体層のみに接して設けられたゲート電極と、少なくとも前記第4半導体層に接して設けられた第1電極と、前記第1半導体層のみに接して設けられた第2電極とを備えたサイリスタの製造方法であって、

(a)前記第1電極側から所定のエネルギーを有する重イオンを照射し、前記第2半導体層内の前記第1電極よりの位置に、少数キャリアの寿命を短縮する第1のイオン注入領域を形成する工程と、

(b)前記第2電極側から前記所定のエネルギーを有する重イオンを照射し、前記第2半導体層内の前記第2電極よりの位置に、少数キャリアの寿命を短縮する第2のイオン注入領域を形成する工程とを備えるサイリスタの製造方法。

【請求項2】 前記工程(a)および(b)は、前記第1および第2のイオン注入領域を部分的に形成する工程をそれぞれ備える請求項1記載のサイリスタの製造方法。

【請求項3】 前記工程(a)は、

(a-1)前記第1電極の上部に所定の開口パターンを有する遮蔽体を配設する工程と、

(a-2)前記遮蔽体の上部から、前記重イオンを照射して前記第1のイオン注入領域を部分的に形成する工程を有し、

前記工程(b)は、

(b-1)前記第2電極の上部に所定の開口パターンを有する遮蔽体を配設する工程と、

(b-2)前記遮蔽体の上部から、前記重イオンを照射して前記第2のイオン注入領域を部分的に形成する工程を有する、請求項2記載のサイリスタの製造方法。

【請求項4】 前記工程(a)は、

前記第1のイオン注入領域を部分的に形成する工程を備え、

前記工程(b)は、

前記第2のイオン注入領域を全域的に形成する工程を備える請求項1記載のサイリスタの製造方法。

【請求項5】 前記工程(a)は、

(a-1)前記第1電極の上部に所定の開口パターンを有する遮蔽体を配設する工程と、

(a-2)前記遮蔽体の上部から、前記重イオンを照射して前記第1のイオン注入領域を部分的に形成する工程を有し、

前記工程(b)は、

(b-3)前記第2電極側から、前記重イオンを全面に照射して前記第2のイオン注入領域を全域に渡って形成する工程を有する、請求項4記載のサイリスタの製造方

法。

【請求項6】 前記遮蔽体の上部から照射される前記重イオンと、前記第2電極側から照射される前記重イオンの照射比率は、10:1~1:1の範囲である請求項5記載のサイリスタの製造方法。

【請求項7】 前記遮蔽体は開口部を複数有し、その開口長は100 μ m以上であって、前記所定の開口パターンは開口率が30%以下となるように前記開口部が配設されている請求項3または請求項5記載のサイリスタの製造方法。

【請求項8】 前記工程(a)は、

(a-3)前記第1電極側から、前記重イオンを全面に照射して前記第1のイオン注入領域を全域に渡って形成する工程を有し、

前記工程(b)は、

(b-3)前記第2電極側から、前記重イオンを全面に照射して前記第2のイオン注入領域を全域に渡って形成する工程を有する、請求項1記載のサイリスタの製造方法。

【請求項9】 前記第1電極側から照射される前記重イオンと、前記第2電極側から照射される前記重イオンの照射比率は、0.5:1~1:1の範囲である請求項8記載のサイリスタの製造方法。

【請求項10】 前記重イオンは、Ne、Ar、Kr、C、Si、Geの何れかであって、

前記重イオンの前記所定のエネルギーは、100MeV以上であって、

前記第1電極側および前記第2電極側から照射される前記重イオンの合計照射量は、 $2 \times 10^9 \sim 2 \times 10^{11} / \text{cm}^2$ の範囲である請求項1記載のサイリスタの製造方法。

【請求項11】 前記工程(a)および(b)は、

前記重イオンの照射に先だって、前記サイリスタの温度を、5 $^{\circ}\text{C}/\text{min}$ 以下の温度勾配で昇温し、前記重イオンの照射中は、前記サイリスタの温度を350~400 $^{\circ}\text{C}$ に維持する工程と、

前記第1電極側および前記第2電極側から照射される前記重イオンのフルエンス率が $1 \times 10^9 \text{ p.c./cm}^2 \cdot \text{s}$ 以下となるように前記重イオンを照射する工程と、前記重イオンの照射後、前記サイリスタの温度を、5 $^{\circ}\text{C}/\text{min}$ 以下の温度勾配で降温する工程とをさらに含む請求項1記載のサイリスタの製造方法。

【請求項12】 第1導電型の第1半導体層、第2導電型の第2半導体層、第1導電型の第3半導体層が順に積層され、該第3半導体層の表面内に、選択的に形成された第2導電型の第4半導体層を有し、前記第3半導体層のみに接して設けられたゲート電極と、少なくとも前記第4半導体層に接して設けられた第1電極と、前記第1半導体層のみに接して設けられた第2電極とを備えたサイリスタにおいて、

前記第2半導体層内の前記第1電極よりの位置に重イオンを注入して形成された、少数キャリアの寿命を短縮する第1のイオン注入領域と、

前記第2半導体層内の前記第2電極よりの位置に重イオンを注入して形成された、少数キャリアの寿命を短縮する第2のイオン注入領域とを備えることを特徴とするサイリスタ。

【請求項13】 前記第1および第2のイオン注入領域は、ともに部分的に形成されていることを特徴とする請求項12記載のサイリスタ。

【請求項14】 前記第1のイオン注入領域は部分的に形成され、

前記第2のイオン注入領域は全域的に形成されていることを特徴とする請求項12記載のサイリスタ。

【請求項15】 前記第1および第2のイオン注入領域は、ともに全域的に形成されていることを特徴とする請求項12記載のサイリスタ。

【請求項16】 前記重イオンは、Ne、Ar、Kr、C、Si、Geの何れかである請求項13〜請求項15の何れかに記載のサイリスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願明はサイリスタの製造方法およびサイリスタに関し、特に、少数キャリアのライフタイムを制御して、高周波化、低損失化を達成するサイリスタの製造方法および当該方法によって形成されたサイリスタに関する。

【0002】

【従来の技術】近年、サイリスタやダイオードなどの高耐電圧化、大電流化が進んでいる。サイリスタを例に採れば、耐電圧10kV、サイリスタ動作時のオン電流が数100Aの規格を有する装置が開発されている。一般的に、サイリスタにおいてはオン、オフ動作の切り替え速度、いわゆる周波数特性を高めることが1つの開発目標となっている。サイリスタにおいてはターンオフに費やす時間（ターンオフ時間）を短くすることで周波数特性を高めることができるが、ターンオフ時間を短くすると、サイリスタ素子の有する抵抗が増加し、それに伴って動作時のオン電圧が増加するといったトレードオフの関係がある。

【0003】オン電圧が増加するとエネルギー損失が増加し、発熱量が増大することになるので、高耐電圧化、大電流化されたサイリスタにとっては、エネルギー損失に伴う発熱量の増大は無視できないが、オン電圧を低下させすぎるとターンオフ時間が長くなるので、ターンオフ時間とオン電圧とのトレードオフの関係を改善する必要がある。

【0004】現在、ターンオフ時間を短くするためには、半導体中の少数キャリアのライフタイムを制御する方法が広く採用されている。少数キャリアのライフタイ

ムを制御する従来の方法は、以下に説明する2通りに大別される。

【0005】第1は、シリコン半導体に重金属を拡散する方法（重金属拡散法）であり、重金属がシリコンと結合する際に発生する深い準位を再結合中心として利用するものである。具体的には、重金属をシリコン基板表面に塗布（または蒸着）した後、熱拡散によってシリコン基板中に導入する。

【0006】第2は、シリコン半導体に電子線、ガンマ線、プロトン等の軽イオンビームなどの電離放射線を照射する方法であり、上記電離放射線を照射することによって発生する照射複合欠陥による深い準位を再結合中心として利用するものである。そして、電離放射線のエネルギーおよび照射量を制御することで少数キャリアのライフタイムの制御効果を調整する。以下に、第1の方法および第2の方法についての詳細説明と問題点の説明を行う。

【0007】第1の方法によって得られる少数キャリアのライフタイム τ は、重金属の蒸着量やシリコン中への拡散係数のばらつき等が原因となって装置間、ウエハ間での差異が大きく、技術的に制御することは困難である。少数キャリアのライフタイム τ を短くしすぎると順方向電圧降下（いわゆるオン電圧 V_{on} ）が増大し、半導体装置の消費電力が増大して規格を外れることになり、特性不良となって歩留が低下する。また、重金属拡散法は先行試験などの手段を使って予め特性を予測することが困難であったり、熱拡散による拡散量が過剰になった場合に修正ができないなどの問題を有している。さらに、シリコン基板に結晶欠陥が存在すると重金属はその結晶欠陥に沿って粒界拡散を起こし、偏析によって分布の不均一化が進行するため装置動作の不安定化、劣化を招く恐れがある。

【0008】第2の方法においては、エネルギー E を有する電離放射線をシリコン基板に照射する場合、照射前後の少数キャリアのライフタイムを各々、 τ_0 、 τ_1 とし、電離放射線のドーズ量を ϕ とすると、照射前後の少数キャリアのライフタイムの逆数の差はドーズ量に比例する。そして、その比例係数が損傷係数 k として与えられる。すなわち、

【0009】

【数1】

$$\Delta \frac{1}{\tau} = \frac{1}{\tau_1} - \frac{1}{\tau_0} = k\phi$$

【0010】という関係が成り立つ。

【0011】ここで、電離放射線の照射を受けたシリコン半導体は損傷を受ける。その損傷は、大別して表面保護膜界面の損傷と単結晶内部（すなわちシリコン基板内部）の損傷（結晶欠陥）とに分かれる。表面保護膜の損傷はドーズ量 ϕ と強い相関があり、エネルギーに対する相関は小さい。単結晶内部の損傷はドーズ量 ϕ と強い相

関があり、エネルギーはその分布に影響を与える。

【0012】公開特許公報（特開平3-245569号公報）には、エネルギーが6 MeV以上の電子線あるいはガンマ線をドーズ量を低く抑えて照射すると、表面保護膜の損傷が抑制され、かつ単結晶内部の結晶欠陥に起因する少数キャリアのライフタイムが適正に短縮化されるので、耐電圧の劣化を招くことなく、高周波化、低損失化を図れることが示されている。

【0013】しかし、電子線やガンマ線を用いて形成した結晶欠陥は、半導体装置内部の深さ方向に、ほぼ全域に渡って分布するため、半導体装置の電気特性に積極的に係わらない位置にも結晶欠陥が形成されることになる。また、オン電圧とターンオフ時間とのトレードオフ関係を改善することは困難であるという問題があった。

【0014】このような問題を解消するために、以下のような少数キャリアのライフタイム制御方法が提案されている。例えば、プロトンおよびヘリウムイオンを用いた少数キャリアのライフタイム制御方法が、文献1（Y. Shimizu, Proc. of ISPSD'90 pp.231-235 "Application of a Proton Irradiation Technique to High Voltage Thyristors"）や、文献2（W. Wondrak, Proc. of ISPSD'88 pp.147-152 "PROTON IMPLANTATION FOR SILICON POWER DEVICES"）、そして文献3（T. Nakagawa, Proc. of ISPSD'95 pp.84-88 "A NEW HIGH POWER LOW LOSS GTO"）等に提案されている。

【0015】これらは、プロトン等の軽イオンが半導体中に高エネルギーで注入された際、その飛程位置付近で局所的に発生する結晶欠陥を少数キャリアの再結合中心として利用するものであり、加速エネルギーの加減によってサイリスタ中の飛程位置を、イオン照射量の加減によって少数キャリアのライフタイムを各々制御することを特徴としている。

【0016】しかし、先に説明したような耐電圧10 kVのサイリスタなどでは、シリコン基板の厚さが数ミリにおよび、上記の諸文献の提案だけでは不十分であるという状況になりつつある。

【0017】例えば、文献2においてT. Nakagawaが提示する、飛程位置 D_{11} とターンオフ時のスパイク電圧 V_{DSP} とエネルギー損失 E_{off} との関係を図14に示す。また、文献2におけるGTOの部分構成を図15に示す。

【0018】文献2においては、プロトンビームが図15に示すNエミッタ層（ n_E ）側、すなわちカソード面（K面）側から照射され、飛程位置 D_{11} はPベース層（ p_B ）とNベース層（ n_B ）の接合から飛程位置までの距離で定義されている。 D_{11} を増大させる、すなわち加速エネルギーを増大させることに伴ない、ターンオフ時のスパイク電圧 V_{DSP} は減少する傾向を示しているが、逆にエネルギー損失 E_{off} は増大する傾向を示しており、スパイク電圧 V_{DSP} とエネルギー損失 E_{off} とはトレードオフ関係にあることがわかる。このように、文献2

に提案される技術においては新たなトレードオフ関係が出現することになる。

【0019】また、シリコン基板が厚くなった場合、従来に比べてより深い位置に、すなわちより高エネルギーでプロトンを注入する必要がある。図16および図17に、低エネルギーでの注入および、高エネルギーでの注入を行う場合のシリコン基板中でのエネルギー減衰特性を示す。なお、図16および図17においては、横軸をシリコン基板の深さ、縦軸をエネルギー減衰量とする。

【0020】低エネルギーでの注入を行った場合は、図16に示すように、飛程位置 R_p の近傍で殆どのエネルギーが減衰するのに対し、高エネルギーでの注入を行った場合は、図17に示すように、表面位置 E_s におけるエネルギー減衰が大きく、表面位置 E_s から飛程位置 R_p までのエネルギー減衰が無視できない量となっている。この原因については種々の機構が考えられるが、その1つには、プロトンは4～5 MeV以上のエネルギーになると、シリコン原子との核反応を起こすようになり、反応断面積が増大することが考えられる。表面位置 E_s から飛程位置 R_p までにおけるエネルギー減衰が大きいということは、表面位置 E_s から飛程位置 R_p までにおける結晶欠陥の発生量も増大することを意味しており、結晶欠陥分布の局所性が崩れて、少数キャリアのライフタイムの制御性の低下が懸念されるようになってきた。

【0021】軽イオンビームを用いた、より高度な少数キャリアのライフタイム制御方法としては、例えば文献4（米国特許公報4056408, Nov. 1, 1977 "REDUCING THE SWITCHING TIME OF SEMICONDUCTOR DEVICES BY NUCLEAR IRRADIATION"）に提案される技術があるが、これは半導体装置内の順導通部分と逆導通部分におけるイオンビームの打ち分けや（上記文献4のFig. 6参照）、半導体装置の端部と中央の能動部におけるイオンビームの打ち分け（上記文献4のFig. 7, 8参照）等により、半導体装置の高機能化を図るものであり、基本的にはH、He等の軽イオンを半導体装置の一方の面側から照射し、その加速エネルギー、照射量を最適化するという範疇の技術である。

【0022】

【発明が解決しようとする課題】以上説明したように、従来の半導体装置の製造方法においては、高エネルギーのプロトンや軽イオンビームを注入することで少数キャリアのライフタイム制御を行うことが多くなされていたが、エネルギーを高くすることで、ターンオフ時のスパイク電圧 V_{DSP} とエネルギー損失 E_{off} との関係がトレードオフ関係になるという問題や、結晶欠陥分布の局所性が崩れて、少数キャリアのライフタイムの制御性が低下するという問題があった。

【0023】本発明は上記のような問題点を解消するためになされたもので、少数キャリアのライフタイムを制御することで、オン電圧とターンオフ時間のトレードオ

フ関係を改善して、高周波化、低損失化を達成したサイリスタの製造方法およびサイリスタを提供する。

【0024】

【課題を解決するための手段】本発明に係る請求項1記載のサイリスタの製造方法は、第1導電型の第1半導体層、第2導電型の第2半導体層、第1導電型の第3半導体層が順に積層され、該第3半導体層の表面内に、選択的に形成された第2導電型の第4半導体層を有し、前記第3半導体層のみに接して設けられたゲート電極と、少なくとも前記第4半導体層に接して設けられた第1電極と、前記第1半導体層のみに接して設けられた第2電極とを備えたサイリスタの製造方法であって、(a)前記第1電極側から所定のエネルギーを有する重イオンを照射し、前記第2半導体層内の前記第1電極よりの位置に、少数キャリアの寿命を短縮する第1のイオン注入領域を形成する工程と、(b)前記第2電極側から前記所定のエネルギーを有する重イオンを照射し、前記第2半導体層内の前記第2電極よりの位置に、少数キャリアの寿命を短縮する第2のイオン注入領域を形成する工程とを備えている。

【0025】本発明に係る請求項2記載のサイリスタの製造方法は、前記工程(a)および(b)が、前記第1および第2のイオン注入領域を部分的に形成する工程をそれぞれ備えている。

【0026】本発明に係る請求項3記載のサイリスタの製造方法は、前記工程(a)が、(a-1)前記第1電極の上部に所定の開口パターンを有する遮蔽体を配設する工程と、(a-2)前記遮蔽体の上部から、前記重イオンを照射して前記第1のイオン注入領域を部分的に形成する工程を有し、前記工程(b)が、(b-1)前記第2電極の上部に所定の開口パターンを有する遮蔽体を配設する工程と、(b-2)前記遮蔽体の上部から、前記重イオンを照射して前記第2のイオン注入領域を部分的に形成する工程を有している。

【0027】本発明に係る請求項4記載のサイリスタの製造方法は、前記工程(a)が、前記第1のイオン注入領域を部分的に形成する工程を備え、前記工程(b)が、前記第2のイオン注入領域を全域的に形成する工程を備えている。

【0028】本発明に係る請求項5記載のサイリスタの製造方法は、前記工程(a)が、(a-1)前記第1電極の上部に所定の開口パターンを有する遮蔽体を配設する工程と、(a-2)前記遮蔽体の上部から、前記重イオンを照射して前記第1のイオン注入領域を部分的に形成する工程を有し、前記工程(b)が、(b-3)前記第2電極側から、前記重イオンを全面に照射して前記第2のイオン注入領域を全域に渡って形成する工程を有している。

【0029】本発明に係る請求項6記載のサイリスタの製造方法は、前記遮蔽体の上部から照射される前記重イオンと、前記第2電極側から照射される前記重イオンの

照射比率が、10:1~1:1の範囲である。

【0030】本発明に係る請求項7記載のサイリスタの製造方法は、前記遮蔽体が開口部を複数有し、その開口長は100 μ m以上であって、前記所定の開口パターンは開口率が30%以下となるように前記開口部が配設されている。

【0031】本発明に係る請求項8記載のサイリスタの製造方法は、前記工程(a)が、(a-3)前記第1電極側から、前記重イオンを全面に照射して前記第1のイオン注入領域を全域に渡って形成する工程を有し、前記工程(b)が、(b-3)前記第2電極側から、前記重イオンを全面に照射して前記第2のイオン注入領域を全域に渡って形成する工程を有している。

【0032】本発明に係る請求項9記載のサイリスタの製造方法は、前記第1電極側から照射される前記重イオンと、前記第2電極側から照射される前記重イオンの照射比率が、0.5:1~1:1の範囲である。

【0033】本発明に係る請求項10記載のサイリスタの製造方法は、前記重イオンが、Ne、Ar、Kr、C、Si、Geの何れかであって、前記重イオンの前記所定のエネルギーが100MeV以上であって、前記第1電極側および前記第2電極側から照射される前記重イオンの合計照射量が、 $2 \times 10^9 \sim 2 \times 10^{11} / \text{cm}^2$ の範囲である。

【0034】本発明に係る請求項11記載のサイリスタの製造方法は、前記工程(a)および(b)が、前記重イオンの照射に先だって、前記サイリスタの温度を、5℃/min以下の温度勾配で昇温し、前記重イオンの照射中は、前記サイリスタの温度を350~400℃に維持する工程と、前記第1電極側および前記第2電極側から照射される前記重イオンのフルエンス率が $1 \times 10^9 \text{ p.c.} / \text{cm}^2 \cdot \text{sec}$ 以下となるように前記重イオンを照射する工程と、前記重イオンの照射後、前記サイリスタの温度を、5℃/min以下の温度勾配で降温する工程とをさらに含んでいる。

【0035】本発明に係る請求項12記載のサイリスタは、第1導電型の第1半導体層、第2導電型の第2半導体層、第1導電型の第3半導体層が順に積層され、該第3半導体層の表面内に、選択的に形成された第2導電型の第4半導体層を有し、前記第3半導体層のみに接して設けられたゲート電極と、少なくとも前記第4半導体層に接して設けられた第1電極と、前記第1半導体層のみに接して設けられた第2電極とを備えたサイリスタにおいて、前記第2半導体層内の前記第1電極よりの位置に重イオンを注入して形成された、少数キャリアの寿命を短縮する第1のイオン注入領域と、前記第2半導体層内の前記第2電極よりの位置に重イオンを注入して形成された、少数キャリアの寿命を短縮する第2のイオン注入領域とを備えている。

【0036】本発明に係る請求項13記載のサイリスタ

は、前記第1および第2のイオン注入領域が、ともに部分的に形成されている。

【0037】本発明に係る請求項14記載のサイリスタは、前記第1のイオン注入領域が部分的に形成され、前記第2のイオン注入領域は全域的に形成されている。

【0038】本発明に係る請求項15記載のサイリスタは、前記第1および第2のイオン注入領域がともに全域的に形成されている。

【0039】本発明に係る請求項16記載のサイリスタは、前記重イオンが、Ne、Ar、Kr、C、Si、Geの何れかである。

【0040】

【発明の実施の形態】

<A. 実施の形態1>本発明に係る形態1として、図1～図7を用いて少数キャリアのライフタイム制御方法について説明する。

<A-1. 高耐電圧サイリスタの構成>図1は一般的な高耐電圧サイリスタ100の構成を示す平面図であり、図2は、図1のAA線における矢視断面図である。図2に示されるように、高耐電圧サイリスタ100は、アノード電極105（第2電極）と、この上に順次積層された、P⁺アノード層に相当するP⁺拡散層102（第1半導体層）、Nベース層に相当する高比抵抗のN⁻シリコン基板101（第2半導体層）、Pベース層に相当するP拡散層103（第3半導体層）とを備えている。

【0041】そして、P拡散層103上の中央にはゲート電極107が設けられ、ゲート電極107の下方のP拡散層103を取り巻くように、P拡散層103の表面内にはN⁺カソード領域に相当するN⁺拡散領域104（第4半導体層）が形成されている。ここで、N⁺拡散領域104は部分的に露出部108を有しており、露出部108においてP拡散層103が露呈している。また、P拡散層103の表面上にはゲート電極107を取り巻くように、カソード電極106（第1電極）が設けられている。なお、高耐電圧サイリスタ100は、ゲート電極107がP拡散層103上に形成され、Pゲートサイリスタとなっているが、本発明はゲート電極がN型半導体層上に形成されたNゲートサイリスタにも適用できる。

【0042】<A-2. 少数キャリアのライフタイム制御の具体的方法>以上説明した高耐電圧サイリスタ100の構成を一例として、少数キャリアのライフタイム制御方法について以下に説明する。

【0043】<A-2-1. イオン注入の形態>図2に示す破線で囲まれた領域Xと同様部分を示す図3を参照してイオン注入の形態について説明する。図3において、カソード電極106が設けられたP拡散層103の表面（以後K面と呼称）および、アノード電極105が設けられたP⁺拡散層102の表面（以後A面と呼称）の上部空間には、それぞれ金属板で形成された遮蔽体1

10および120が配設されている。遮蔽体110および120は、K面およびA面を完全に遮蔽するのではなく、部分的な開口部HLを複数有している。

【0044】このような遮蔽体110および120が配設された高耐電圧サイリスタ100に対して、K面側およびA面側から、例えば100MeV以上に加速されたNe（ネオン）などの高エネルギー重イオンビーム10を照射すると、遮蔽体110および120の開口部HLから、高エネルギー重イオンビーム10が注入され、エネルギー（加速エネルギー）に応じた深さに、イオン注入領域11が部分的に形成されることになる。なお、使用するイオンはNeに限定されず、Ar（アルゴン）、Kr（クリプトン）、C（炭素）、Si（シリコン）、Ge（ゲルマニウム）などでも良い。また、加速エネルギーを100MeV以上とするのは、高耐電圧化に伴ってP⁺拡散層102、P拡散層103も厚くなっているため、これらを貫通して、N⁻シリコン基板101の所定深さまで重イオンを到達させるためである。

【0045】ここで、イオン注入領域11の形成深さは、当該イオン注入領域11がK面側ではP拡散層103とN⁻シリコン基板101の接合面よりも、N⁻シリコン基板101の内部側となるように、A面側では、P⁺拡散層102とN⁻シリコン基板101の接合面よりも、N⁻シリコン基板101の内部側となるように設定される。

【0046】図3においては、N⁻シリコン基板101内のK面側およびA面側にそれぞれイオン注入領域11が形成されている。そして、隣合ったイオン注入領域11間のN⁻シリコン基板101は、遮蔽体110および120により高エネルギー重イオンビーム10が遮蔽され、その結果、イオンが注入されていない非注入領域12となっている。

【0047】イオン注入領域11においては、注入された重イオンによってシリコンの結晶性が破壊され結晶欠陥が発生している。高耐電圧サイリスタ100の動作時には、当該結晶欠陥により深い準位が形成され、少数キャリアの再結合中心となり、ライフタイムが短縮され、少数キャリアがこの領域を通過できる割合が低減する。

【0048】<A-2-2. 両面部分注入による作用効果>ここで、N⁻シリコン基板101内のK面側およびA面側にそれぞれ部分的にイオン注入領域11を形成することによる作用について説明する。まず、図4および図5に、K面側およびA面側から全面に渡ってイオン注入を行った場合の、それぞれのターンオフ時の電流の経時特性を示す。なお、図4および図5においては、実線で示す特性がイオン注入を行わない場合の特性であり、破線で示す特性がイオン注入を行った場合の特性である。

【0049】図4に示すように、K面側から全面に渡ってイオン注入を行うと、ターンオフ初期における特性の

変化が顕著であり、オン電圧が低下することになる。これは、ターンオフ初期にNベース層中、すなわちN-シリコンシリコン基板101中でイオン注入領域11よりカソード側に部分的に過剰に存在していた少数キャリアが主として再結合され、ライフタイムが低減した効果であり、その後は、Pベース層すなわちP拡散層103から伸長してきた空乏層がイオン注入領域11を覆ってしまうので、イオン注入領域11における再結合率が低下し、テール電流には影響が及ばない。

【0050】図5に示すように、A面側から全面に渡ってイオン注入を行うと、図4とは逆にテール電流が低減された特性となる。これは、ターンオフ初期からNベース層中、すなわちN-シリコンシリコン基板101中でイオン注入領域11よりアノード側に部分的に過剰に存在していた少数キャリアおよび、アノードから注入された残余のキャリアが再結合され、ライフタイムが低減した結果であり、その効果は空乏層がイオン注入領域11を覆い、その再結合率を低下させるまで持続する。

【0051】以上の説明は、K面側およびA面側から全面に渡ってイオン注入を行った場合についてであったが、K面側およびA面側から、部分的にイオン注入を行った場合においても同様の作用を呈することになる。しかし、非注入領域12が存在するので、その効果は低減することになる。

【0052】すなわち、N-シリコン基板101内のK面側の非注入領域12の存在によって、ターンオフ初期にNベース層中、すなわちN-シリコンシリコン基板101中でカソードよりに位置して、部分的に過剰に存在していた少数キャリアのうち、一定の割合のキャリアが再結合することなく当該非注入領域12領域を通過する。すなわち、ライフタイムが長くなる。従って、図4に破線で示す特性ほどは変化せず、オン電圧の低減高効果が抑制されることになる。

【0053】また、N-シリコン基板101内のA面側の非注入領域12の存在によって、イオン注入領域11よりアノード側に位置して、部分的に過剰に存在していた少数キャリアおよび、アノードから注入された残余のキャリアのうち、一定の割合のキャリアが再結合することなく当該非注入領域12領域を通過する。すなわち、ライフタイムが長くなる。従って、図5に破線で示す特性ほどは変化しないことになる。すなわちターンオフ時間の短縮効果が抑制されることになる。

【0054】以上のように、N-シリコン基板101内のK面側およびA面側にそれぞれ部分的にイオン注入領域11を形成することで、非注入領域12が形成される。そして、イオン注入領域11と非注入領域12の面積の大小によって、少数キャリアのライフタイムを制御することで、オン電圧およびターンオフ時間の制御が可能となる。なお、少数キャリアのライフタイムはイオン注入領域11の厚さによっても影響を受けるが、ここで

は面積の大小のみを考慮する。

【0055】〈A-2-3. 遮蔽体の形状〉ここで、非注入領域12の面積の割合を大きくし過ぎると、ターンオフ時には非注入領域12を通過して再結合されない少数キャリアが電流波形のテールを形成し、ターンオフ時間の増加と、それに伴うエネルギー損失の増加を招く。これに対し、非注入領域12の面積の割合を小さくし過ぎると、オン電圧の増加と、それに伴うエネルギー損失の増加を招くので、イオン注入領域11の面積、およびイオン注入領域11と非注入領域12の面積比率、すなわち遮蔽体110および120の開口部寸法、および開口率は、トレードオフ関係にあるオン電圧とターンオフ時間とを考慮して決定される。

【0056】図6にデバイスシミュレーションによって得られた上記遮蔽体の開口部HLの寸法と、ターンオフ時間との関係を示す。なお、このシミュレーションは、高耐電圧サイリスタ100の、K面側およびA面側の一方のみに遮蔽体を配設した場合の結果であり、遮蔽体の開口部HLの寸法とは、開口部HLの平面視形状が円形である場合は直径を表し、平面視形状が正方形である場合は1辺の長さを表す。

【0057】また、図6は後に説明する開口率を30%とした場合のシミュレーション結果であるが、図中において全面照射とあるのは、遮蔽体を使用せずに高耐電圧サイリスタ100のK面側あるいはA面側の全面にイオン照射を行った場合である。また、照射量の違いによる効果のズレを補正するため、オン電圧 V_{on} が1.5Vとなる一定条件下で比較した。

【0058】図6から明確に分かるように、開口部寸法が $100\mu m$ の条件においては、全面照射に比較して6割程度にターンオフ時間が短縮されている。しかし、開口部寸法を $50\mu m$ とすると、ターンオフ時間が増加し、全面照射に比較して1割程度長くなった。

【0059】この理由は、高耐電圧サイリスタでは、複合欠陥などの結晶欠陥が少なく高比抵抗($500\Omega\cdot cm$ 以上)なシリコン基板を使用するので、ライフタイムも増加($500\mu sec$ 以上)するため、イオン注入領域の面積が小さくなりすぎると、ターンオフ時に当該イオン注入領域の周辺を回り込んで通過する少数キャリアの割合が増加し、少数キャリアのライフタイム制御効果が低下するためと考えられる。

【0060】また、図6においては開口率を30%とした場合のシミュレーション結果を示したが、これは、種々の値の開口率でシミュレーションを行った結果、上記30%とした場合のターンオフ時間が最も短縮されたからである。

【0061】以上の結果から、遮蔽体110および120の開口部寸法と開口率の最適値は、開口部寸法が $100\mu m$ 以上、開口率が30%以下となる。

【0062】一般に、シリコンと金属のイオンビームに

対する阻止能力の比率は、1対3程度である。すなわち、シリコン基板における飛程が300 μ m程度となるエネルギーを有するイオンを遮蔽するためには、遮蔽体110、120の材質に、例えばステンレス鋼を用いた場合、その厚さは100 μ m程度が必要となる。従って、遮蔽体110および120の製造方法としては、例えば、厚さ100 μ mの金属板（例えばステンレス鋼）に、等方性エッチングにより、直径が100 μ mの円孔、あるいは1辺が100 μ mの正方形の孔を複数形成する。このとき、開孔率が30%以下となるようにパターン間隔を調整する。

【0063】ここで、開口率の算出方法を図7を用いて説明する。図7は、遮蔽体110および120の部分平面図であり、開口部HLが円孔の場合を示している。図7において、互いに隣接する4つの円孔の中心を結んで得られる矩形領域Yの面積と、領域Y内の開口面積とを比較することで開口率が得られる。

【0064】遮蔽体110および120の平面視形状は、高耐電圧サイリスタ100とほぼ同じ寸法の円形であり、ほぼ全面に渡って開口部HLが設けられている。そして、遮蔽体110および120は高耐電圧サイリスタ100のK面およびA面の全域を覆うように配設される。配設の方法は、イオンビームの経路上、高耐電圧サイリスタ100の配置位置の手前に固定的に配置し、照射時には高耐電圧サイリスタ100を所定位置に配置して照射を行う。そして、一方の面への照射が終了した後他方の面への照射を行う。ここで、遮蔽体110および120の開口部HLパターンが異なる場合（例えば図3に示したような場合）は、その都度、遮蔽体の交換を行う。このような構成とすることで、1対の遮蔽体110および120で複数の高耐電圧サイリスタ100へのイオン注入が可能となり、コスト増加を抑制することができる。

【0065】また、1つの高耐電圧サイリスタ100に対して、1対の遮蔽体110および120を専用の装着し、照射時には遮蔽体110および120を装着した高耐電圧サイリスタ100を所定位置に配置して照射を行う。このような構成とすることで、遮蔽体110および120と高耐電圧サイリスタ100とのアライメントを正確に合わせることができる。

【0066】<A-2-4. 結晶欠陥分布の局所性維持>また、高エネルギー重イオン注入を行った場合には、結晶欠陥分布の局所性が維持できるといった効果もある。図17を用いて説明したように、プロトンの高エネルギーイオン注入を行った場合には、表面位置 E_s におけるエネルギー減衰が大きく、表面位置 E_s から飛程位置 R_p までのエネルギー減衰が無視できないといった問題があったが、Neをはじめとする、Ar、Kr、C、Si、Geなどの、重イオンを用いた場合には、これらがシリコン原子との核反応を起こすエネルギーは、加速

エネルギーよりも大きいので、反応断面積が増大するといった問題がなく、表面位置 E_s から飛程位置 R_p までにおけるエネルギー減衰が少なくなる。従って、表面位置 E_s から飛程位置 R_p までにおける結晶欠陥の発生量も抑制され、結晶欠陥分布の局所性を維持でき、少数キャリアのライフタイムの制御性の低下を防止することができる。

【0067】<A-3. 特徴的作用効果>以上説明したように、本発明に係る実施の形態1によれば、N⁻シリコン基板101内のK面側およびA面側にそれぞれ部分的にイオン注入領域11を形成することで、非注入領域12の面積の大小によりオン電圧およびターンオフ時間の制御が可能となる。従って、非注入領域12の面積の制御、換言すればイオン注入領域11の大きさの制御によって、オン電圧とターンオフ時間のトレードオフ関係を任意に変更することができる。

【0068】また、遮蔽体110および120の開口部寸法を100 μ m以上、開口率を30%以下とすることで、オン電圧とターンオフ時間のトレードオフ関係が最適化され、オン電圧の低減に伴ってターンオフ時間が長くなることが抑制される。

【0069】そして、以上のような特性を付加するにあたっては、高エネルギー重イオンビーム10を照射できる装置と、遮蔽体110および120を準備すれば良く、高耐電圧サイリスタ100は従来からのものと同じ構成であるので、その製造においては新規な技術は必要ない。

【0070】なお、Neなどの重イオンを100MeV以上の高エネルギーに加速する装置は、現在のところ世界的にも限られているが、従来からの工程に従って高耐電圧サイリスタ100を製造した後、当該装置を有する施設に移送して所定のイオン注入を行うことは十分可能であり、日本原子力研究所高崎研究所などでは、そのような高エネルギー重イオンビームの産業利用が研究されている。

【0071】<B. 実施の形態2>本発明に係る実施の形態2として、図8および図9を用いて少数キャリアのライフタイム制御方法について説明する。

【0072】<B-1. 少数キャリアのライフタイム制御の具体的方法>図1～図7を用いて説明した本発明に係る実施の形態1では、N⁻シリコン基板101内のK面側およびA面側にそれぞれ部分的にイオン注入領域11を形成する方法について説明したが、一方面側に対しては全域に渡るイオン注入領域を形成し、他方面側には上述のように部分的にイオン注入領域を形成しても良い。以下本発明に係る実施の形態2として、一方面側に全域に渡るイオン注入領域を形成する例について説明する。

【0073】<B-1-1. イオン注入の形態>図2に示す破線で囲まれた領域Xと同様部分を示す図8を参照

してイオン注入の形態について説明する。図8において、K面の上部空間には、金属板で形成された遮蔽体130が配設されている。遮蔽体130はK面を完全に遮蔽するのではなく、部分的な開口部HLを複数有している。なお、A面の上部空間には遮蔽体は配設されていない。

【0074】このように、K面の上部空間のみに遮蔽体130が配設された高耐電圧サイリスタ100に対して、K面側から、例えばNeなどの高エネルギー重イオンビーム10を照射すると、遮蔽体130の開口部HLから、高エネルギー重イオンビーム10が注入され、エネルギー（加速エネルギー）に応じた深さに、イオン注入領域11が部分的に形成される。また、A面側から高エネルギー重イオンビーム10を照射すると、エネルギー（加速エネルギー）に応じた深さに、イオン注入領域11が全域に渡って形成されることになる。

【0075】ここで、イオン注入領域11の形成深さは、K面側ではP⁺拡散層103とN⁻シリコン基板101の接合面よりも、N⁻シリコン基板101の内側となるように、A面側では、P⁺拡散層102とN⁻シリコン基板101の接合面よりも、N⁻シリコン基板101の内側となるように設定される。

【0076】図8においては、N⁻シリコン基板101内のK面側およびA面側にそれぞれイオン注入領域11が形成されている。そして、K面側の隣合うイオン注入領域11の間は、遮蔽体130により高エネルギー重イオンビーム10が遮蔽され、イオンが注入されていない非注入領域12となっている。なお、A面側のイオン注入領域11は、N⁻シリコン基板101の平面方向に全域に渡って形成されている。

【0077】＜B-1-2. 片面部分注入、片面全面注入による作用効果＞ここで、N⁻シリコン基板101内のK面側に部分的にイオン注入領域11を形成し、A面側に全域に渡るイオン注入領域11を形成することによる作用効果について説明する。K面側に部分的にイオン注入領域11を形成することによる効果は、実施の形態1において説明したように、イオン注入領域11と非注入領域12の大小によりオン電圧を制御できることであり、A面側に全域に渡るイオン注入領域11を形成することによる効果は、図5を用いて説明したように、テール電流を低減して、ターンオフ時間を短縮できることである。従って、両者を組み合わせることで、ターンオフ時間を短縮できるとともに、オン電圧を制御することができるので、オン電圧とターンオフ時間のトレードオフ関係を改善できるだけでなく、オン電圧を制御することにより、トレードオフ関係を任意に変更することができる。

【0078】また、K面側からのイオン照射量を Φ_K とし、A面側からのイオン照射量を Φ_A とし、両面からの合計照射量 Φ_{tot} とすると、 Φ_K と Φ_A の比率を変更する

ことで、オン電圧とターンオフ時間のトレードオフ関係を任意の特性に変更できる。

【0079】すなわち、 Φ_K と Φ_A の比率を10:1～2:1の範囲で変更することで、主にオン電圧を改善でき、 Φ_K と Φ_A の比率を2:1～1:1の範囲で変更することで、主にターンオフ時間を改善することができる。

【0080】図9に、 Φ_K と Φ_A の比率の変更に対するオン電圧とターンオフ時間のトレードオフ関係の変化の状態を示す。図9において、横軸をオン電圧 V_{on} 、縦軸をターンオフ時間 T_{off} とし、 Φ_K と Φ_A の比率をタイプA～Dの4種類とし、両面からの合計照射量 Φ_{tot} を変化させた場合のトレードオフ関係を示している。ここでは、図中の左から右に向かうにつれて合計照射量 Φ_{tot} は増加している。

【0081】なお、タイプAは従来と同様にK面側より全面照射を行なった結果であり、タイプB～Dは、K面側からは部分照射、A面側からは全面照射を行った結果である。そして、タイプB～Dにおける Φ_K と Φ_A の比率は、タイプBについては $\Phi_K:\Phi_A=1:1$ 、タイプCについては $\Phi_K:\Phi_A=2:1$ 、タイプDについては $\Phi_K:\Phi_A=10:1$ となっている。

【0082】図9において、タイプB～Dの特性に着目すると、合計照射量 Φ_{tot} ($\Phi_K+\Phi_A$) が増大するにつれて、各タイプともトレードオフの特性値が左上から右下に向けて変位しており、その変位の傾向は一定ではなく、矢示位置 Φ_b の近傍を境にして傾向が変化していることが分かる。

【0083】矢示位置 Φ_b に相当する合計照射量を臨界照射量と呼称すれば、臨界照射量 Φ_b を境にして、 $\Phi_{tot}<\Phi_b$ の領域では、タイプB、C、Dの順でトレードオフ関係が改善されており、 $\Phi_{tot}>\Phi_b$ の領域では、タイプD、C、Bの順でトレードオフ関係が改善されている。従って、オン電圧を低下させた製品とするか、ターンオフ時間を短縮した製品とするかによって、 Φ_K と Φ_A の比率の選択を決定することになる。

【0084】すなわち、オン電圧を低下させた製品を望む場合は、合計照射量 Φ_{tot} を臨界照射量 Φ_b よりも少なくし、 Φ_K と Φ_A の比を1:1程度にすることで、ターンオフ時間の増加も抑制した製品を得ることができる。

【0085】一方、ターンオフ時間を短縮した製品を望む場合は、合計照射量 Φ_{tot} を臨界照射量 Φ_b よりも多くし、 Φ_K と Φ_A の比を10:1程度にすることでオン電圧の増加も抑制した製品を得ることができる。

【0086】なお、 Φ_K と Φ_A の比率を、10:1～1:1の範囲で制限することにより、オン動作時におけるゲート特性（ゲート電圧 V_{GT} とゲート電流 I_{GT} との関係）の劣化を抑制することもできる。

【0087】ゲート特性の劣化を抑制できる理由は、K面側からは部分照射を行ない、非注入領域12を形成するようにしたので、その部分においては従来からのサイ

リスタと同様のゲート特性を示す。従って、従来からのサイリスタと同様のゲート特性を示す領域と、劣化したゲート特性を示す領域（すなわちイオン注入領域）とが混在することになり、ゲート特性が一方向的に劣化することが抑制されるからである。

【0088】＜B-2. 特徴的作用効果＞以上説明したように、本発明に係るサイリスタの製造方法の実施の形態2によれば、N⁻シリコン基板101内のK面側に部分的にイオン注入領域11を形成し、A面側に全域に渡るイオン注入領域11を形成することで、ターンオフ時間を短縮できるとともに、オン電圧を制御することができるので、オン電圧とターンオフ時間のトレードオフ関係を改善することができる。

【0089】また、 Φ_K と Φ_A の比率を変更することで、オン電圧とターンオフ時間のトレードオフ関係を任意の特性に変更できる。

【0090】また、 Φ_K と Φ_A の比率を、10:1~1:1の範囲で制限することにより、オン動作時におけるゲート特性（ゲート電圧 V_{GT} とゲート電流 I_{GT} との関係）の劣化を抑制することができる。

【0091】＜C. 実施の形態3＞本発明に係る実施の形態3として、図10~図13を用いて少数キャリアのライフタイム制御方法について説明する。

【0092】＜C-1. 少数キャリアのライフタイム制御の具体的方法＞図1~図7を用いて説明した本発明に係る実施の形態1では、N⁻シリコン基板101内のK面側およびA面側にそれぞれ部分的にイオン注入領域11を形成する方法について説明したが、両面側に全域に渡るイオン注入領域を形成しても良い。以下本発明に係る実施の形態3として、両面側に全域に渡るイオン注入領域を形成する例について説明する。

【0093】＜C-1-1. イオン注入の形態＞図2に示す破線で囲まれた領域Xと同様部分を示す図10を参照してイオン注入の形態について説明する。図10において、K面およびA面の上部空間には遮蔽体は配設されていない。

【0094】このように、K面およびA面の上部空間に遮蔽体が配設されていない高耐電圧サイリスタ100に対して、K面側およびA面側から、例えばNeなどの高エネルギー重イオンビーム10を照射すると、エネルギー（加速エネルギー）に応じた深さに、イオン注入領域11が全域に渡って形成されることになる。

【0095】ここで、イオン注入領域11の形成深さは、K面側ではP⁺拡散層103とN⁻シリコン基板101の接合面よりも、N⁻シリコン基板101の内側となるように、A面側では、P⁺拡散層102とN⁻シリコン基板101の接合面よりも、N⁻シリコン基板101の内側となるように設定される。

【0096】＜C-1-2. 両面全面注入による作用効果＞ここで、N⁻シリコン基板101内のK面側および

A面側に全域的にイオン注入領域11を形成することによる作用効果について説明する。K面側およびA面側に全域に渡るイオン注入領域11を形成することによる効果は、図4および図5を用いて説明したように、ターンオフ初期における特性を改善してオン電圧の低減、およびテール電流を低減してターンオフ時間を短縮できることである。従って、両者を組み合わせることで、オン電圧を低減するとともに、ターンオフ時間を短縮できるので、オン電圧とターンオフ時間のトレードオフ関係を改善することができる。

【0097】また、K面側からのイオン照射量を Φ_K とし、A面側からのイオン照射量を Φ_A とし、両面からの合計照射量を Φ_{tot} とし、 Φ_K と Φ_A の比率を変更することで、オン電圧とターンオフ時間のトレードオフ関係を任意の特性に変更できる。

【0098】すなわち、 Φ_K と Φ_A の比率を0.5:1~1:1の範囲で変更することで、図9を用いて説明した本発明に係る実施の形態2と同様に、主にオン電圧を改善するか、主にターンオフ時間を改善するかを選択できる。

【0099】＜C-2. 合計照射量の低フルエンス化＞本実施の形態では、 Φ_K と Φ_A の比率が0.5:1~1:1の範囲内でトレードオフ関係を任意の特性に変更できるという特徴を有しているが、これは、高エネルギー重イオンビーム10の低フルエンス化につながる。

【0100】図11に、両面全面照射を行った場合の合計照射量 Φ_{tot} とオン電圧 V_{on} の関係を示す。この場合、イオン種はNe、加速エネルギーは260MeVで、105 μ m厚のAl（アルミニウム）のアブゾーバを介することで、注入深さを調整し、 Φ_K と Φ_A の比率は1:1である。また、比較のために、H（水素）を4.5MeVに加速し、30 μ m厚のAlのアブゾーバを介して照射した結果を示す。

【0101】図11は、横軸を合計照射量 Φ_{tot} とし、縦軸をオン電圧 V_{on} として、合計照射量 Φ_{tot} とオン電圧 V_{on} の関係を示している。そして、Ne注入の結果を黒丸で、H注入の結果を白抜き四角で示している。

【0102】図11から明らかなように、Ne注入の場合は特性曲線が合計照射量 Φ_{tot} が $2 \times 10^9 / \text{cm}^2 \sim 2 \times 10^{11} / \text{cm}^2$ の範囲内に収まっている。そして、Ne注入の結果とH注入の結果と比較した場合、同じオン電圧 V_{on} を得るために必要な合計照射量 Φ_{tot} は、Ne注入の場合がほぼ $2 \times 10^9 / \text{cm}^2$ とすれば、H注入の場合がほぼ $6 \times 10^{10} / \text{cm}^2$ であり、H注入の場合の約3%程度になっている。H注入の結果のデータは1つであるが、Ne注入の結果と同様の特性になると想定すれば、Ne注入を行うことにより著しく低フルエンス化されたことになる。

【0103】これは原子番号の大きいイオン、すなわち重イオンを用いることにより、飛程位置付近で発生する

結晶欠陥の密度が大幅に増加したことに起因すると考えられる。

【0104】低フルエンス化による効果の1つとしては、イオン注入に要する時間が短縮されることにある。すなわち、H注入によって所定のオン電圧を得るために必要な合計照射量に達するまでの時間を1とすれば、Ne注入に要する時間はその30分の1以下となり、イオン注入に要する時間が大幅に低減され、ひいてはサイリスタの製造コストを低下することができる。

【0105】なお、このように高エネルギー重イオンビームを用いることで、合計照射量が低フルエンス化されることは、本実施の形態に限定されず、実施の形態1および実施の形態2において説明したサイリスタの製造方法においても同様である。

【0106】＜C-3. オン電圧と逆回復電荷量とのトレードオフ関係改善＞高エネルギー重イオンビームを用いることによる効果は、上に説明した合計照射量の低フルエンス化だけではなく、オン電圧と逆回復電荷量とのトレードオフ関係を改善する効果もある。

【0107】図12に、横軸をオン電圧 V_{on} とし、縦軸を逆回復電荷量 Q_{rr} として両者の関係を示す。この場合、イオン種はNe、加速エネルギーは260MeVで、105 μ m厚のAl（アルミニウム）のアブゾーバを介することで、注入深さを調整している。また、比較のために、H（水素）を4.5MeVに加速し、30 μ m厚のAlのアブゾーバを介して照射した結果を示す。なお、Ne注入の結果を黒丸で、H注入の結果を白抜き四角で示している。

【0108】図12から明らかなように、Ne注入の結果とH注入の結果と比較した場合、同じオン電圧 V_{on} の場合の逆回復電荷量 Q_{rr} は、H注入の場合に比べて5～8%低減している。これは、Ne注入を行うことによりオン電圧 V_{on} と逆回復電荷量 Q_{rr} のトレードオフ関係が5～8%改善されたことを意味している。

【0109】この理由は、N-シリコン基板101内に注入されたNe原子はSi原子をリコイルして置換することになる。Ne原子とSi原子の大きさは近似しているので、周囲のSiに及ぼす影響は少なく、安定に存在することになる。しかも、先に説明したように合計照射量が低フルエンス化されているので、Si原子と置き代わるNe原子の個数も少なく、再結合中心として純粋に機能する複合欠陥の比率が増したことに由来すると考えられる。

【0110】なお、オン電圧と逆回復電荷量とのトレードオフ関係の改善による効果の1つとしては、サイリスタの逆回復時間が短縮され、スイッチング動作を高速度化、すなわちサイリスタを高周波化できることがある。

【0111】＜C-4. 高エネルギー重イオンビームの注入に伴う諸条件＞本実施の形態および、実施の形態1および実施の形態2における高エネルギー重イオンビー

ムの注入に際しては、以下に説明する諸条件を満たすことで、最適状態の高耐電圧サイリスタを得ることができる。

【0112】図13に、高エネルギー重イオンビーム注入を行う場合の熱履歴シーケンスを示す。なお、図13においては、横軸に経過時間 t を、縦軸に温度 T を示す。図13に示されるように、まず、期間R1において、注入前の高耐電圧サイリスタ100の温度を常温から5℃/min以下の温度勾配（または温度変化レート R_1 、 T_1 ）で昇温し、350～400℃にする。

【0113】次に、期間R2において、温度を350～400℃に保持した状態で、最大フルエンス率が $1 \times 10^9 \text{ pc/cm}^2 \cdot \text{sec}$ 以下の条件でイオン照射を行ない、合計照射量が所定量に達するまでイオン照射を続ける。

【0114】イオン照射終了後は、期間R3において、5℃/min以下の温度勾配（または温度変化レート R_3 、 T_3 ）で降温し、常温に戻す。

【0115】以上のような昇温、降温のプロセスを行う理由は次の通りである。すなわち、高耐電圧サイリスタに使用されるシリコン基板は、必要な高比抵抗（例えば500 $\Omega \cdot \text{cm}$ 以上）を達成するため、FZ（FLOATING ZONE MELTING）法によって製造されるが、同製法によるとC（炭素）、O（酸素）等の不純物濃度が低くなるため、シリコン基板の機械的強度が弱く、熱歪による応力などが加わった場合、破損しやすいという特性を有している。従って、熱歪を起こさないように昇温、降温時の温度勾配を制限する必要がある。なお、温度勾配は小さいほど良いが、実用的な値は製造コストを考慮して決定される。

【0116】また、高耐電圧サイリスタ100の温度を350～400℃に保持した状態でイオン照射を行なうのは、イオン注入によって発生する種々の結晶欠陥のうち、不安定なものを発生と同時にアニールによって回復解消させ、再結合中心として機能する比較的安定な複合欠陥を残すための措置である。このようにすることで、結晶構造の不必要な崩壊を抑制し、導電性を保つ効果がある。

【0117】また、フルエンス率を $1 \times 10^9 \text{ pc/cm}^2 \cdot \text{sec}$ 以下に制限するのは、1つのイオンによって発生した種々の結晶欠陥が、アニールによって回復解消される前に、すなわち所定の緩和時間を経ないうちに後続のイオンによって更に攪乱され、よりマクロな結晶欠陥に成長することを防ぐための措置である。このようにすることで、合計照射量が等しくてもフルエンス率の違いに起因して結晶欠陥の構造が相違することが防止され、結晶欠陥の構造の相違に起因する電気特性の相違を防止して、製造されるサイリスタの電気特性を均一化することができる。

【0118】

【発明の効果】本発明に係る請求項1記載のサイリスタの製造方法によれば、第2半導体層内の第1電極よりの位置および第2電極よりの位置に、第1および第2のイオン注入領域が形成されるので、第1のイオン注入領域の存在により、サイリスタ動作時のオン電圧が低減され、第2のイオン注入領域の存在によりターンオフ時のテール電流が低減されるので、オン電圧とターンオフ時間のトレードオフ関係を改善することができ、高周波化、低損失化を達成したサイリスタを製造することができる。

【0119】本発明に係る請求項2記載のサイリスタの製造方法によれば、第1および第2のイオン注入領域が部分的に形成されるので、第1および第2のイオン注入領域の間には非注入領域が存在することになる。そして、第1および第2のイオン注入領域と、非注入領域の面積の大小によって、少数キャリアのライフタイムを制御することで、オン電圧およびターンオフ時間の制御が可能となるので、トレードオフ関係を任意に変更することができる。

【0120】本発明に係る請求項3記載のサイリスタの製造方法によれば、第1および第2のイオン注入領域が部分的に形成されたサイリスタを実現できる。

【0121】本発明に係る請求項4記載のサイリスタの製造方法によれば、第1のイオン注入領域が部分的に形成され、第2のイオン注入領域が全域に渡って形成されるので、ターンオフ時間を短縮できるとともに、オン電圧を制御することができるので、オン電圧とターンオフ時間のトレードオフ関係を改善できるとともに、オン電圧を制御することにより、トレードオフ関係を任意に変更することができる。

【0122】本発明に係る請求項5記載のサイリスタの製造方法によれば、第1のイオン注入領域が部分的に形成され、第2のイオン注入領域が全域に渡って形成されたサイリスタを実現できる。

【0123】本発明に係る請求項6記載のサイリスタの製造方法によれば、重イオンの照射比率を10:1~1:1の範囲とすることで、オン電圧とターンオフ時間のトレードオフ関係を任意の特性に変更できる。

【0124】本発明に係る請求項7記載のサイリスタの製造方法によれば、遮蔽体の開口部の開口長を100 μ m以上、開口率を30%以下とすることで、オン電圧とターンオフ時間のトレードオフ関係が最適化され、オン電圧の低減に伴ってターンオフ時間が長くなることが抑制される。

【0125】本発明に係る請求項8記載のサイリスタの製造方法によれば、第1および第2のイオン注入領域が全域に渡って形成されるので、オン電圧を低減するとともに、ターンオフ時間を短縮できるので、オン電圧とターンオフ時間のトレードオフ関係を改善することができる。

【0126】本発明に係る請求項9記載のサイリスタの製造方法によれば、重イオンの照射比率を0.5:1~1:1の範囲とすることで、主にオン電圧を改善するか、主にターンオフ時間を改善するかを選択できる、オン電圧とターンオフ時間のトレードオフ関係を任意の特性に変更できる。

【0127】本発明に係る請求項10記載のサイリスタの製造方法によれば、重イオンとして、Ne、Ar、Kr、C、Si、Geの何れかを注入するので、第2半導体層がシリコン層である場合に、反応断面積が増大するといった問題がなく、飛程位置に達するまでのエネルギー減衰が少なくなる。従って、飛程位置までに発生する結晶欠陥の発生量が抑制され、結晶欠陥分布の局所性を維持でき、少数キャリアのライフタイムの制御性の低下を防止することができる。また、重イオンの所定のエネルギーを、100MeV以上とするので、高耐電圧化に伴って第1および第3の半導体層が厚くなったサイリスタにおいても、第1および第3半導体層を通過して、第3半導体層の所定位置に重イオンを注入できる。また、重イオンの合計照射量を $2 \times 10^9 \sim 2 \times 10^{11} / \text{cm}^2$ の範囲とすることで、イオン注入に要する時間が大幅に低減され、ひいてはサイリスタの製造コストを低下することができる。

【0128】本発明に係る請求項11記載のサイリスタの製造方法によれば、サイリスタの温度を、5 $^{\circ}\text{C}/\text{min}$ 以下の温度勾配で昇温し、5 $^{\circ}\text{C}/\text{min}$ 以下の温度勾配で降温するので、熱歪の発生を防止して、サイリスタの破損を防止することができる。また、サイリスタの温度を350~400 $^{\circ}\text{C}$ に維持した状態でイオン照射を行うことにより、イオン注入によって発生する種々の結晶欠陥のうち、不安定なものを発生と同時にアニールによって回復解消させ、再結合中心として機能する比較的安定な複合欠陥を残すことができ、結晶構造の不必要な崩壊を抑制し、導電性を保つことができる。また、フルエンス率を $1 \times 10^9 \text{ pc}/\text{cm}^2 \cdot \text{sec}$ 以下に制限することで、1つのイオンによって発生した種々の結晶欠陥が、アニールによって回復解消される前に、後続のイオンによって更に攪乱され、よりマクロな結晶欠陥に成長することとを防止でき、合計照射量が等しくてもフルエンス率の違いに起因して結晶欠陥の構造が相違することが防止され、結晶欠陥の構造の相違に起因する電気特性の相違を防止して、電気特性が均一化なサイリスタを製造することができる。

【0129】本発明に係る請求項12記載のサイリスタによれば、第2半導体層内の第1電極よりの位置および第2電極よりの位置に、第1および第2のイオン注入領域が形成されるので、第1のイオン注入領域の存在により、サイリスタ動作時のオン電圧が低減され、第2のイオン注入領域の存在によりターンオフ時のテール電流が低減されるので、オン電圧とターンオフ時間のトレード

オフ関係を改善することができ、高周波化、低損失化を達成したサイリスタが得られる。

【0130】本発明に係る請求項13記載のサイリスタによれば、第1および第2のイオン注入領域が部分的に形成されているので、第1および第2のイオン注入領域の間には非注入領域が存在している。そして、第1および第2のイオン注入領域と、非注入領域の大小を制御することでトレードオフ関係を任意に変更でき、高周波化、あるいは低損失化などユーザーのニーズに対応したサイリスタが得られる。

【0131】本発明に係る請求項14記載のサイリスタの製造方法によれば、第1のイオン注入領域が部分的に形成され、第2のイオン注入領域が全域に渡って形成されているので、ターンオフ時間を短縮できるとともに、オン電圧を制御してトレードオフ関係を任意に変更することで、高周波化、あるいは低損失化などユーザーのニーズに対応したサイリスタが得られる。

【0132】本発明に係る請求項15記載のサイリスタの製造方法によれば、第1および第2のイオン注入領域が全域に渡って形成されるので、オン電圧を低減するとともに、ターンオフ時間を短縮できるので、オン電圧とターンオフ時間のトレードオフ関係を改善することができ、高周波化、低損失化を達成したサイリスタが得られる。

【0133】本発明に係る請求項16記載のサイリスタの製造方法によれば、重イオンが、Ne、Ar、Kr、C、Si、Geの何れかであるので、第2半導体層がシリコン層である場合に、注入時に反応断面積が増大するといった問題がないので、注入位置までに結晶欠陥が多数存在することがなく、結晶欠陥分布の局所性が保たれるので、少数キャリアのライフタイムの制御性の低下が防止され、所望の特性を有したサイリスタが得られる。

【図面の簡単な説明】

【図1】 高耐電圧サイリスタの構成を示す平面図である。

【図2】 高耐電圧サイリスタの構成を示す断面図である。

【図3】 本発明に係る実施の形態1を説明する図である。

【図4】 カソード側から全面に渡ってイオン注入を行った場合のターンオフ電流の経時特性を示す図である。

【図5】 アノード側から全面に渡ってイオン注入を行った場合のターンオフ電流の経時特性を示す図である。

【図6】 シミュレーションによって得られた部分照射パターンに対するターンオフ時間との関係を示す図である。

【図7】 開口率の算出方法を説明する図である。

【図8】 本発明に係る実施の形態2を説明する図である。

【図9】 重イオンの照射比率の変更に対するオン電圧とターンオフ時間のトレードオフ関係の変化の状態を示す図である。

【図10】 本発明に係る実施の形態3を説明する図である。

【図11】 両面全面注入を行った場合の合計照射量 Φ_{tot} とオン電圧 V_{on} の関係を示す図である。

【図12】 両面全面注入を行った場合のオン電圧と逆回復電荷量とのトレードオフ関係を示す図である。

【図13】 高エネルギー重イオンビーム注入を行う場合の熱履歴シーケンスを示す図である。

【図14】 従来の方法により得られた、飛程位置 D_{11} とターンオフ時のスパイク電圧 V_{Dsp} とエネルギー損失 E_{off} との関係を示す図である。

【図15】 従来のGTOの部分構成を示す図である。

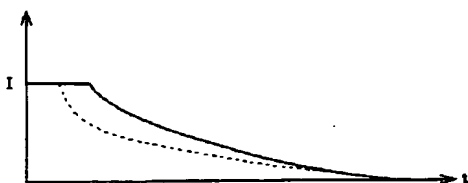
【図16】 加速エネルギーの差異によるシリコン中でエネルギー減衰プロファイルの差異を説明する図である。

【図17】 加速エネルギーの差異によるシリコン中でエネルギー減衰プロファイルの差異を説明する図である。

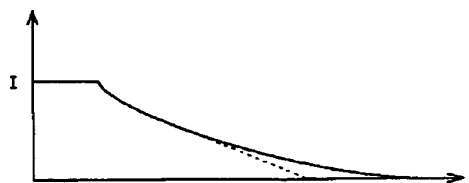
【符号の説明】

10 高エネルギー重イオンビーム、11 イオン注入領域、12 非注入領域、101 N⁻シリコン基板（第2半導体層）、102 P⁺拡散層（第1半導体層）、103 P拡散層（第3半導体層）、104 N⁺拡散領域（第4半導体層）、105 アノード電極（第2電極）、106 カソード電極（第1電極）、107 ゲート電極、110～130 遮蔽体。

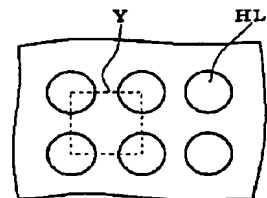
【図4】



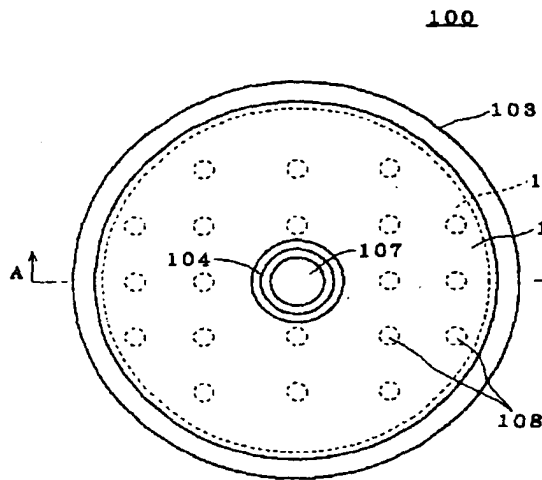
【図5】



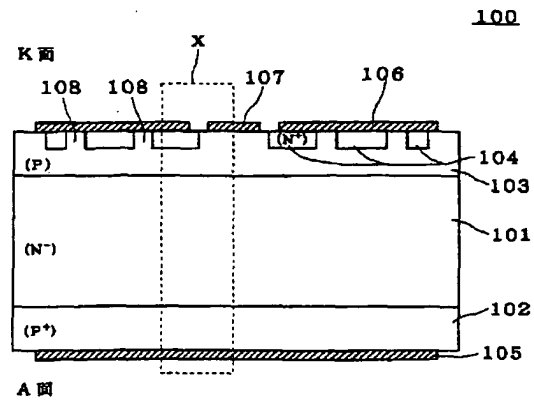
【図7】



【図1】

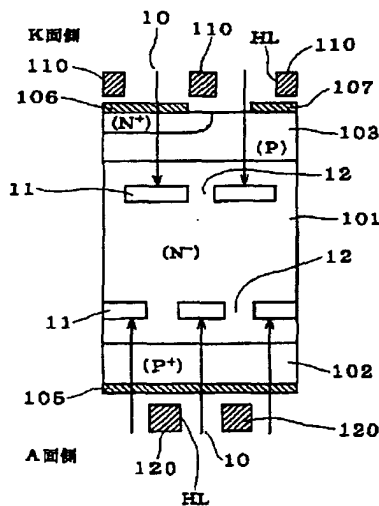


【図2】

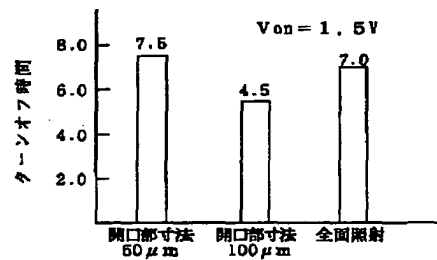


- 101: N⁻シリコン基板(第2半導体層)
 102: P⁺拡散層(第1半導体層)
 103: P拡散層(第3半導体層)
 104: N⁺拡散領域(第4半導体層)
 105: アノード電極(第2電極)
 106: カソード電極(第1電極)
 107: ゲート電極

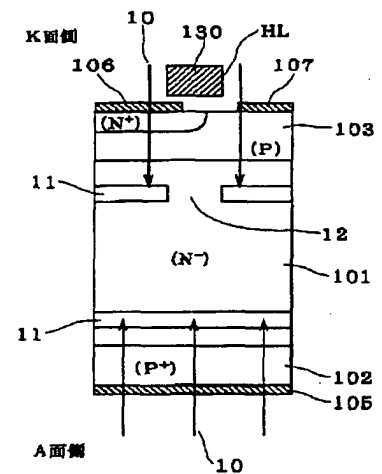
【図3】



【図6】

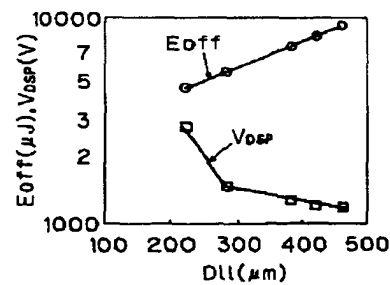


【図8】



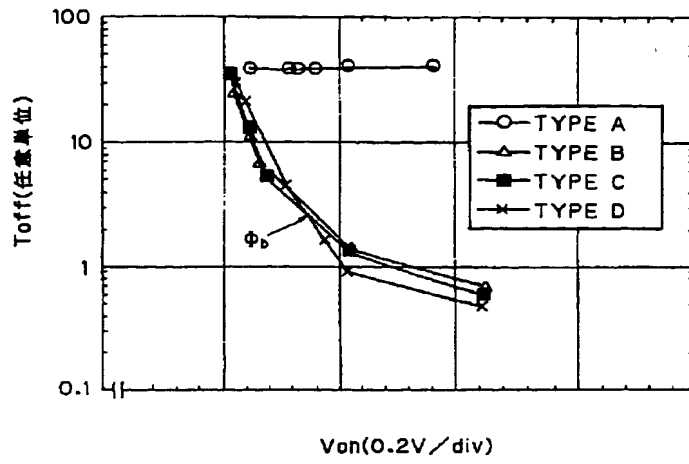
130: 遮蔽体

【図14】

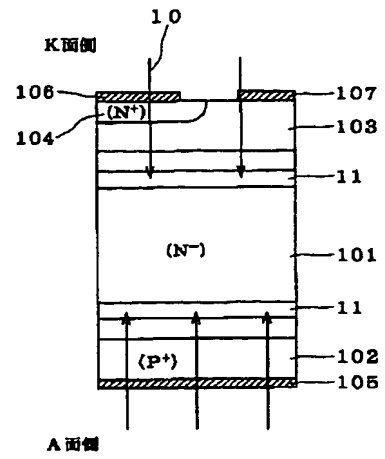


- HL: 開口部
 11: イオン注入領域
 12: 非注入領域
 10: 高エネルギー重イオンビーム
 110, 120: 遮蔽体

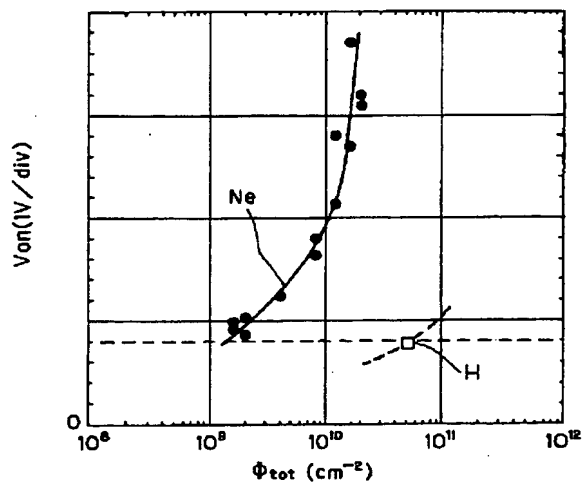
【図9】



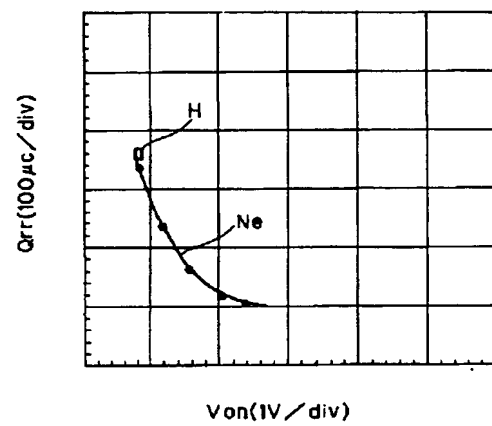
【図10】



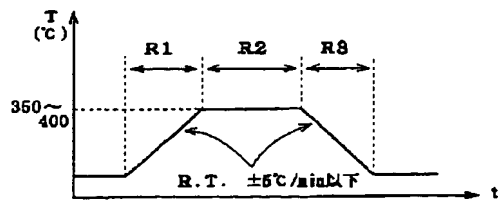
【図11】



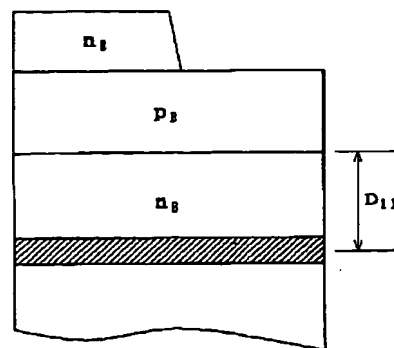
【図12】



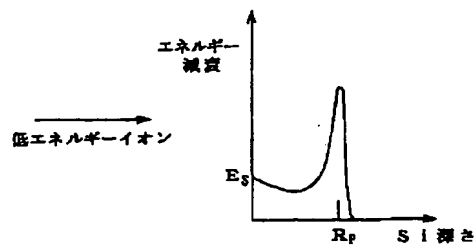
【図13】



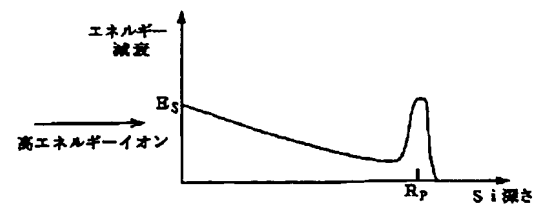
【図15】



【図16】



【図17】



フロントページの続き

(72)発明者 森田 洋右
群馬県高崎市綿貫町1233 日本原子力研究
所 高崎研究所内

(72)発明者 吉川 正人
群馬県高崎市綿貫町1233 日本原子力研究
所 高崎研究所内
(72)発明者 大島 武
群馬県高崎市綿貫町1233 日本原子力研究
所 高崎研究所内